

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 07307301 A

(43) Date of publication of application: 21.11.95

(51) Int. Cl

H01L 21/205
C30B 25/16
H01L 21/31

(21) Application number: 07058489

(22) Date of filing: 17.03.95

(30) Priority: 17.03.94 JP 06 47223

(71) Applicant: HITACHI LTD

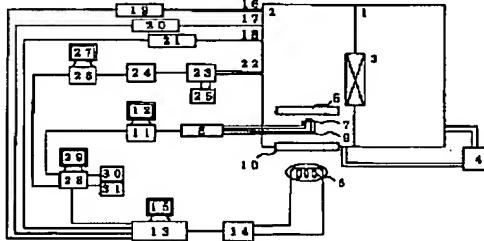
(72) Inventor: UCHIDA NORIHIRO
NISHITANI EISUKE
CHIBA NATSUO
KOBAYASHI HIDE

**(54) SEMICONDUCTOR DEVICE AND ITS
MANUFACTURE**

(57) Abstract:

PURPOSE: To provide an apparatus for realizing a high precision process for manufacturing an LSI.

CONSTITUTION: In order to monitor process parameters in a semiconductor manufacturing apparatus, a gas analyzer 23, an optical waveguide 7 for measuring the temperature of a substrate, and an infrared radiation detector 8 are installed. While the monitored results by the above are fed back to the process parameter, manufacturing is performed. The monitored results are processed and data about deposition film thickness or the like are obtained. On the basis of the data, a plurality of processes are managed. Thereby a stable process can be provided, so that the inspection process and the inspection frequency in the various kinds of process, e.g. a CVD reaction, are reduced, and the yield and the operating efficiency for manufacturing a semiconductor device are improved at the same time.



COPYRIGHT: (C)1995,JPO

特開平7-307301

(43) 公開日 平成7年(1995)11月21日

(51) Int.Cl.⁸
H 01 L 21/205
C 30 B 25/16
H 01 L 21/31

識別記号 庁内整理番号

F I

技术表示箇所

審査請求 未請求 請求項の数22 O.L (全 20 頁)

(21)出願番号 特願平7-58489
(22)出願日 平成7年(1995)
(31)優先権主張番号 特願平6-47223
(32)優先日 平6(1994)3月1
(33)優先権主張国 日本(J.P.)

(71) 出願人 000005108
株式会社日立製作所
東京都千代田区神田駿河台四丁目 6 番地

(72) 発明者 内田 嘉宏
神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所生産技術研究所内

(72) 発明者 西谷 英輔
神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所生産技術研究所内

(72) 発明者 千葉 なつよ
神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所生産技術研究所内

(74) 代理人 弁理士 小川 勝男

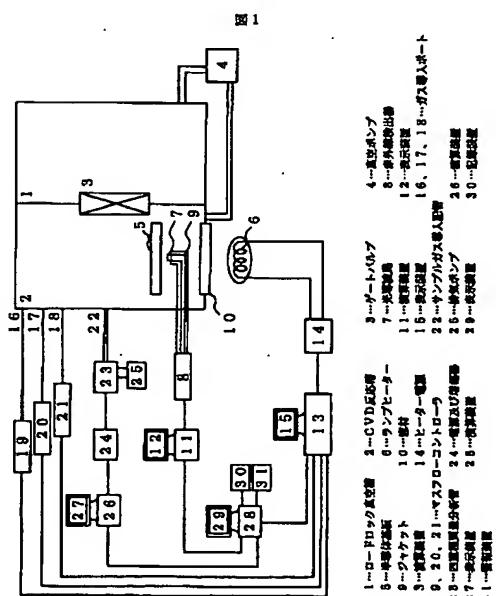
(54) 【発明の名称】 半導体製造装置及び半導体製造方法

(57) 【要約】

【目的】 L S I 製造工程におけるプロセスの高精度化を実現するための装置を提供する。

【構成】 半導体製造装置内のプロセスパラメータをモニタするためにガス分析装置23、基体温度を測定する光導波路7および赤外線検知器8等を設け、これらによるモニタ結果をプロセスパラメータにフィードバックしながら製造を行う。また、モニタ結果を処理し堆積膜厚等についての情報を得、これを基に複数のプロセスの管理を行う。

【効果】 安定したプロセスを提供できることで、CVD堆積反応を始めとする諸工程における検査工程、検査頻度の低減を実現し、同時に歩留りの向上に寄与とともに、半導体製造装置の稼働率向上にも寄与する。



【特許請求の範囲】

【請求項 1】 真空槽と反応槽とを有し、真空槽内に収納した基体を真空下で反応槽に移動し、反応槽内に反応ガスを供給して基体表面に薄膜を形成する半導体製造装置において、

反応槽から排出されるCVD反応の生成ガス濃度を検出する分析手段と、

この分析手段によって分析された反応ガス濃度データを逐次処理し、反応生成ガス濃度の積分値より全反応量を算出して、反応槽内で現在堆積中の反応生成物の量を検出する演算手段と、

この演算手段の演算結果によって反応生成物があらかじめ設定した目標堆積量に達したときに成膜を停止させる成膜停止制御手段と、を備えることを特徴とする半導体製造装置。

【請求項 2】 真空槽と反応槽とを有し、真空槽内に収納した基体を真空下で反応槽に移動し、反応槽内に反応ガスを供給して基体表面に薄膜を形成する半導体製造装置において、

反応槽から排出されるCVD反応の生成ガス濃度を検出する分析手段装置と、

この分析手段によって分析された反応生成ガス濃度データを逐次処理する演算手段と、

この演算手段の演算結果によって反応生成ガスの組成があらかじめ設定された基準値と大きく異なるときにはその旨出力する出力手段と、を備えていることを特徴とした半導体製造装置。

【請求項 3】 前記基体の温度を測定するための測定可能下限温度が400°C以下の基体温度測定手段をさらに備えていることを特徴とする請求項1または2記載の半導体製造装置。

【請求項 4】 前記基体を加熱する基体加熱手段と、前記基体温度測定手段からの検出出力に応じて前記基体加熱手段の加熱制御を行う加熱制御手段とをさらに備えていることを特徴とする請求項3記載の半導体製造装置。

【請求項 5】 基体温度を直接測定する非接触式の第1の基体温度測定手段と、

基体に接する複数の部位に配され、基体温度を間接的に測定する第2の基体温度測定手段とを備え、

間接的に基体上の複数の点の温度を測定することによって、基体の温度と基体上の温度分布を同時に検出することを特徴とする請求項1ないし3のいずれか1に記載の半導体製造装置。

【請求項 6】 前記基体を加熱する基体加熱手段と、前記第1および第2の基体温度測定手段によって測定された温度分布の測定結果に応じて前記基体加熱手段の加熱制御を行う加熱制御手段とをさらに備えることを特徴とする請求項5記載の半導体製造装置。

【請求項 7】 前記基体加熱手段が隔離された雰囲気内に設置された基体を光透過窓を通して照射するランプ光か

ら、前記基体温度測定手段が基体からの熱放射光によって温度を検知する光検知素子からそれなり、前記ランプ光から照射され前記雰囲気内に導入される光は、光検知素子で検知する光の波長を含まないように構成されていることを特徴とする請求項4または6記載の半導体製造装置。

【請求項 8】 前記基体温度測定手段から出力される基体温度と基体上の所定の成膜面積より、基体上での成膜量をリアルタイムで演算する演算手段をさらに備えていることを特徴とする請求項3、4、5、6及び7のいずれか1に記載の半導体製造装置。

【請求項 9】 前記演算手段によって求められた基体上の成膜量と、前記反応ガス積算量より求めた成膜量とを比較することにより、基体以外での成膜量を算出する基体外成膜量算出手段をさらに備えていることを特徴とする請求項8記載の半導体製造装置。

【請求項 10】 前記基体外成膜量算出手段によって算出された成膜量を積算し、反応室内に堆積した反応生成物の総量を算出し、この算出した総量から反応室内の異物堆積量を類推する異物量類推手段をさらに備えていることを特徴とする請求項9記載の半導体製造装置。

【請求項 11】 あらかじめ基体に対して成膜される成膜量の推移に対して比較すべき基準量を設定し、成膜工程で成膜量が前記基準値から大きく外れたときには、その旨出力する出力手段をさらに備えていることを特徴とする請求項1記載の半導体製造装置。

【請求項 12】 真空槽と反応槽とを有し、真空槽内に収納した基体を真空下で反応槽に移動し、反応槽内に反応ガスを供給して基体表面に薄膜を形成する半導体製造装置において、

反応槽から排出されるガス濃度を検出する分析手段と、この分析手段によって検出されたガス濃度から反応原料ガスを導入する以前の反応槽の雰囲気のガス濃度を検出する演算手段と、

この演算手段から出力されたガス濃度が基準となるガス濃度データと大きく異なる場合、その旨出力する出力手段と、を備えることを特徴とする半導体製造装置。

【請求項 13】 前記出力手段が表示手段、警報手段、及び記録手段の少なくとも1つからなることを特徴とする請求項2、11および12のいずれか1に記載の半導体製造装置。

【請求項 14】 前記分析手段が質量分析計からなることを特徴とする請求項1、2および12のいずれか1に記載の半導体製造装置。

【請求項 15】 反応槽内から質量分析計までガスをサンプリングするための配管内面に表面処理を施してあることを特徴とする請求項14記載の半導体製造装置。

【請求項 16】 製品枚葉の少なくとも一部の基体における成膜量をモニタできる成膜装置を用いた半導体製造方法において、成膜工程で得られた成膜量を基に、複数の

工程のプロセス管理を行うことを特徴とする半導体製造方法。

【請求項17】製品枚葉の少なくとも一部の基体における成膜量をモニタできる成膜装置を用いた成膜工程と、それに続く露光工程、エッティング工程を経る半導体製造工程において、成膜工程で得られた成膜量をもとにエッティング工程の処理時間を決定することを特徴とした半導体製造方法。

【請求項18】製品枚葉の少なくとも一部の基体における成膜量をモニタできる成膜装置を用いた成膜工程と、それに続く露光工程、及びエッティング終点検出機能を備えた装置を用いたエッティング工程を経る半導体製造工程において、終点検出機能により決定された実際のエッティング処理時間と、成膜工程で得られた成膜量より算出したエッティング処理時間とが異なる場合、その差に応じてエッティング速度等のエッティングパラメータに対してフィードバック制御をかけることが可能であることを特徴とした半導体製造方法。

【請求項19】製品枚葉の少なくとも一部の基体における成膜量をモニタできる成膜装置を用いた成膜工程と、それに続く露光工程、及びエッティング終点検出機能を備えた装置を用いたエッティング工程を経る半導体製造工程において、終点検出機能により決定された実際のエッティング処理時間と、成膜工程で得られた成膜量より算出したエッティング処理時間とが大きく異なる場合、その旨を出力することを特徴とする半導体製造方法。

【請求項20】製品枚葉の少なくとも一部の基体における成膜量をモニタできる成膜装置を用いた成膜工程と、それに続く露光工程、及びエッティング終点検出機能を備えた装置を用いたエッティング工程を経る半導体製造工程において、成膜工程で得られた成膜量より算出したエッティング処理時間を所定の時間以上過ぎても、エッティング終点が検出されない場合、処理を自動的に終了させることを特徴とする半導体製造方法。

【請求項21】製品枚葉の少なくとも一部の基体における成膜量をモニタできる成膜装置を用いた成膜工程と、それに続く露光工程、及びエッティング終点検出機能を備えた装置を用いたエッティング工程を経る半導体製造工程において、成膜工程で得られた成膜量より算出したエッティング処理時間を所定の時間以上過ぎても、エッティング終点が検出されない場合、その旨を出力する出力手段を備えることを特徴とする半導体製造方法。

【請求項22】前記出力は、表示手段、警報手段、及び記録手段の少なくとも1つを介して行われることを特徴とする請求項19、及び21いずれか1に記載の半導体製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、成膜装置の真空槽内のガスもしくは基体温度を正確にモニタする手段を備えた

半導体製造装置および半導体製造方法に関し、特に、これらのモニタデータをリアルタイムで処理することにより、成膜速度や膜厚を精度良く制御すると同時に装置の異常を処理前あるいは処理中に探し、多量の不良発生を未然に防ぐのに好適な半導体製造装置、及び成膜で得られた膜厚等のモニタ結果をもとにエッティング工程など複数のプロセスを管理するのに好適な半導体製造方法に関する。

【0002】

【従来の技術】LSIの高集積化、複雑化に伴い必要とされる信頼性水準が高くなってきており、これに起因して品質検査が長時間化し、検査コストも増大している。このため、LSI生産における検査工程の負担が増大し、ひいては半導体全体の製造コストを押し上げる結果となっている。この結果、LSI製品の信頼性保証は、製品の品質検査によるものから、信頼性に影響を与える様々な要因を制御し、信頼性を予測しながら生産する方法への転換が迫られている。

【0003】この方法を実現するために、プロセスを安

定に管理する努力がなされてきており、この鍵となるプロセスの状態を正確に把握するためのインプロセスマニタ技術の開発が活発に行われている。しかしながら、これまでのところ有効な方法が開発されていないモニタ項目も存在しており、また、さらに正確な測定を求められている項目もある。タンゲステン(W)のCVD(Chemical Vapor Deposition)工程における基板温度や基板上成膜量などのパラメーターのモニタもその中に含まれる。

【0004】CVDによる薄膜形成プロセスはLSI製

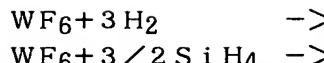
造工程で広く用いられており、その優れた段差部の被覆性から、配線の長寿命化や信頼性の向上に寄与し、重要性は増していくと考えられている。ところがCVD堆積反応は基板温度や供給ガス状態に敏感に影響を受ける為に、その制御が難しく、プロセスの管理が最も望まれている工程の一つである。

【0005】LSIの信頼性は、基板に堆積する膜をいかに均一に所定の膜厚、膜質に成膜するかにかかっている。例えば、高集積化の進んだ現在のLSIでは、配線に流れる電流密度が非常に高くなっている、配線材料が

電子に押し流される、エレクトロマイグレーションといった現象が問題となる。この現象が発生するのは、配線が細くなっている部分や、配線の結晶粒が小さいところに集中することが知られている。この様な現象を防ぐためには、配線をできるだけ一定の太さ、厚さで、結晶粒も均一になるように成膜する必要がある。

【0006】WのCVDは300°C以上に加熱した基板上に原料ガスである六フッ化タンゲステン(WF₆)と還元ガスである水素(H₂)あるいはモノシラン(SiH₄)の混合ガスを導入、接触させて膜を形成する。

【0007】



この反応速度は温度に対し強い相関があり、また基板が十分に高温である場合には反応槽内の原料ガス濃度や還元ガス濃度とも強い相関が存在する。さらには、基板の表面状態によって、反応槽内にガスを導入してから、実際の成膜反応が始まるまでの時間も変化する。従ってこれらの条件を一定に保たなければ、同一時間の成膜でも膜厚は異なってくる。またこの一方で堆積の速度や基板の表面状態の差によって膜質が変化することも知られている。このように、一定膜厚、膜質の成膜を行うためには、所定の条件通りにプロセスを管理することが必要不可欠となる。

【0008】従来、CVD堆積反応の制御は反応槽内の原料ガス、希釈ガスの圧力、流量、基板温度の制御を行うことで実行されていた。一般には反応槽内圧力の制御はバルブの開度の調整を行い、流量制御はマスフローコントローラの設定、基板温度は基板支持部もしくは基板に接して用いられる均熱板に熱電対を取り付け、この出力をフィードバックさせることによって行われていた。

【0009】また、実際の堆積反応の進行、言い換れば堆積膜厚の推移をモニタする手段としては、光干渉法、偏光回折法、X線回折法等の手法が考案されているが、それぞれ、金属では適用できなかったり、界面が平滑でないと誤差が大きかったり、装置が高価で危険が伴うなどの欠点があり、その用途が限定されていた。このため、Wを始めとする大部分の膜の堆積工程では、製品枚葉での成膜量モニタが実際には行なわれていなかった。

【0010】一方、LSI製造工程でCVDプロセスと並んで鍵となるドライエッチングプロセスでもプロセスの管理が望まれる。エッチング処理は、エッチングされる層が貫通したときに正確に終了することが望ましい。これより前にエッチング処理を終了するとパターンの形成が不完全となり、逆に処理が長くなりすぎると、下地となる層までエッチングてしまいダメージを与える。これらの結果は、製品の信頼性の低下を招くのは言うまでもない。

【0011】従来、エッチングすべき膜の厚さが不明である際には、処理の終点を検出するために、処理槽内のガス成分の分光分析、質量分析といった手法が用いられていた。これらの方法はいずれも、エッチング処理によって発生するガス成分の変化を追うことによって実現されている。ドライエッチング装置ではエッチング速度の変動が製品の品質管理上大きな問題になることがある。

【0012】

【発明が解決しようとする課題】従来、特に金属のCVD堆積反応は、上記したように成膜条件を制御するのみで、実際の堆積反応の進行をリアルタイムで知ることができなかった。このため、実際の成膜反応開始が、反応

(1)

(2)

槽内への原料ガス導入開始と一致しない場合、このタイムラグを把握するすべがなく、同一時間の成膜でも膜厚が全く異なってしまうケースが存在した。また、CVD堆積工程では、なんらかの影響により所望の反応以外の反応が進行することもあるが、これも検知することもできなかった。さらに、基板温度は直接測定することが出来ず、基板の成膜面の実温とは異なっていることがあった。これらの理由により、成膜終了後の膜は所定の厚さ、膜質になっているとは限らず、所定の膜厚と大きく異なる不良品を製造してしまったり、物性が大きく異なっていたり、成膜後、検査工程が必要になるといった問題があった。こうした問題の影響を極力取り除くために、装置のプロセス状態モニタ用にダミーサンプルに成膜し、これをオフラインで評価するという先行作業を欠かすことが出来なかった。また、先行作業での評価を行っても、製品枚葉でのプロセス保証は完全には出来なかった。

【0013】また、反応槽内において基板以外、即ち反応槽内に堆積した膜は、剥がれて異物となり、歩留まりの低下を招くことがわかっている。さらに、反応槽内に一度膜が堆積しだすとその上から新たに膜が堆積され易くなり、この様な状態になると一気に異物が増えることが多いこともわかっている。成膜の際毎に反応槽を開放する必要のない成膜装置では反応槽内に溜った反応生成物の量を把握できなかった。従来の装置では、不良が頻発し始めてから反応槽内の清掃を行っていたが、この様な状況では、清掃がいつ必要になるのかがわからず、生産計画を立てる上でも大きな支障となっていた。また、このような異物による不良発生が判明するのが、製品が検査工程にまわった後になるので、その遅れの分だけ成膜を続けることになり、大量の不良発生の原因にもなっていた。

【0014】従来の反応槽内ガス雰囲気は、上記したように反応原料ガス、還元ガス、希釈ガスの導入量をマスフローコントローラで制御し、さらに排気バルブの開度の調整することによって行っていた。この結果、反応槽内のガスの実際の組成、特にコントロールしていないガスの分圧については明らかでなかった。

【0015】さらに従来、エッチングすべき膜の膜厚が不明であったために、エッチング装置には終点検出するためのモニタ装置が特別に必要であった。また、エッチングモニタ機構自体に異常が発生した場合、エッチング工程が正常に終了されなくなる恐れがあるが、従来はこれをチェックする手段がなかった。この結果、最悪の場合には、製品に不良が発生し始めてから装置異常が判明し、この間にかなりの時間を要したために、大量の不良を作り込むといったおそれもあった。

【0016】本発明は、このような従来技術の実状を鑑

みてなされたもので、その第一の目的は、実際の堆積反応の進行をリアルタイムで把握し、LSI製造工程のCVDプロセスの不良のみならず、エッティング工程などの他のプロセスにおける不良を低減することが出来るようになることがある。

【0017】第2の目的は、反応槽内に堆積した反応生成物の総量を把握でき、反応槽の清掃を行うタイミングを的確に把握できるようになることがある。

【0018】第3の目的は、反応室内の雰囲気の状態を把握でき、これによって膜質を一定に保持できるようになることがある。

【0019】第4の目的は、他の半導体製造工程のモニタの省略や管理を可能にし、ひいては複数の半導体製造プロセスの管理を可能にすることにある。

【0020】第5の目的は、エッティング速度のゆらぎを検知し、このゆらぎがあらかじめ設定した値を越えたときに装置を停止、または警報等を発することにより、不*

$$\text{反応速度} = A \cdot \sqrt{(\text{水素分圧})} \cdot \exp(-E_a/kT) \quad (3)$$

ここでAは比例定数、kはボルツマン定数、Tは絶対温度である。

【0023】実成膜時間と反応速度の積を演算手段にて計算することにより、基体上成膜量は求めることができる。

【0024】LSI製品枚葉では、基体に直接温度検出手段を接触させることは、発塵や基体の損傷の恐れがあるため問題である。このため温度測定手段は非接触式のものが望ましい。非接触式の温度測定手段として代表的な赤外線温度計は、非接触式のものとしては比較的安価で有効であるが、半導体の基体として用いられるSi等の材料では、通常500°C程度以上の温度にならねば正確な測定が困難である。特に、WのCVD堆積反応の例では、基体への堆積が300°C以上の温度で発生することがわかっているため、基体の温度測定手段の最低測定可能温度は300°C程度である必要がある。この問題を解決するために、光感知器が感知する波長において基体からの信号と、ノイズ成分を十分に分離する必要がある。本発明では、この問題を検知器の存在する雰囲気内ヘノイズ成分を導入しないことによって解決する。

【0025】このようにして基体の温度を測定するのみでは、基体内の温度分布によって同一基体内で膜厚や膜質の分布を生ずる恐れがある。この問題は、基体に接する複数の部分で温度を測定することによってその分布を把握し、これを加熱手段にフィードバックする方法で解決する。

【0026】第2の目的を達成する手段として、上記方法にて実成膜時間と基体温度、原料ガス圧力から求めた基体上の成膜量と、反応槽内反応ガス生成量の積分値より求まる反応槽内全反応量の差をとるという方法を用いる。反応槽内の反応生成ガス濃度は反応室内で起こった全堆積反応量にはほぼ比例する。比例係数は、真空槽の大

*良品の発生を防止できるようにすることにある。

【0021】

【課題を解決するための手段】上記したようにCVD堆積反応は様々なパラメーターに依存するが、その中でも特に基体の温度と反応槽内のガス組成、分圧に依存する。本発明では第1の目的を達成するために、この基体温度の測定と反応槽内のガス組成、分圧を測定する。具体的には、反応槽内の反応生成ガス濃度の変化を把握することによって、ガス導入開始より成膜開始までのラグタイムをモニタし、これによって得られた値をもとに実成膜時間を求め、また、基体温度と成膜槽内の反応ガス濃度から、基体上への成膜速度を求める。例えば、H₂によるWF₆の還元、Wを堆積させる反応の場合、反応速度は次の式に比例すると考えられている。この場合の活性化エネルギーE_aは34kJ/molであることが知られている。

【0022】

きさ、排気特性などに依存するため装置によって異なるが、理論的に算出することができる。ここから求めた全反応量から、基体上に堆積した量を差し引くことにより、反応槽内に堆積した反応生成物量を求めることができる。

【0027】第3の目的を達成するために、記憶手段に標準の成膜雰囲気もしくはガスを停止した際の真空雰囲気についての反応槽内のガス分圧を記憶しておき、これとプロセス中の雰囲気を演算手段にて比較することによって実現される。

【0028】第4の目的を達成するために、上記しているような技術を始め、なんらかの方法で得た堆積膜の厚さより、処理する膜の厚さに依存する他のプロセスの処理を決定し、これと実際の処理を比較することによって実現する。特にドライエッティングプロセスは、処理する膜の厚さによって処理時間を変化させねばならないが、LSIプロセスでは通常その膜厚は不明であり、エッティング終点検知機能が不可欠になる。これを廃止することもできる。

【0029】第5の目的を達成するために、なんらかの方法で得た個々の基体それぞれの堆積膜の厚さより、個々の基体それぞれのエッティング処理が終了する時間を予測し、個々の基体それぞれのエッティング処理終了時間を検知し、堆積膜の厚さの処理時間による商を求める、これを毎回記録し、以前の記録データと比較参照することによりエッティング処理速度の変動を抽出する。この変動が所定の値よりも大きいときには、装置を停止させたり、警報などの出力を行うなどの処置を講じ、不良品の生産を最小限にとどめることである。

【0030】さらに具体的には、前記第1の目的は、真空槽と反応槽とを有し、真空槽内に収納した基体を真空下で反応槽に移動し、反応槽内に反応ガスを供給して基

体表面に薄膜を形成する半導体製造装置において、反応槽から排出されるCVD反応の生成ガス濃度を検出する分析手段と、この分析手段によって分析された反応ガス濃度データを逐次処理し、反応生成ガス濃度の積分値より全反応量を算出して、反応槽内で現在堆積中の反応生成物の量を検出する演算手段と、この演算手段の演算結果によって反応生成物があらかじめ設定した目標堆積量に達したときに成膜を停止させる成膜停止制御手段とを備えることによって達成される。

【0031】また、第2の目的は、前記基体温度測定手段から出力される基体温度と基体上の所定の成膜面積より、基体上での成膜量をリアルタイムで演算する演算手段を備え、この演算手段によって求められた基体上での成膜量と、前記反応ガス積算量より求めた成膜量を比較することにより、基体以外での成膜量を算出する基体外成膜量算出手段と、この算出手段によって算出された基体外成膜量を積算し、反応室内に堆積した反応生成物の総量を算出し、この算出した総量から反応室内的異物量を類推する異物量類推手段を備えることによって達成される。

【0032】また、第1及び第3の目的は、同様の前提の半導体製造装置において、反応槽から排出されるCVD反応の生成ガス濃度を検出する分析手段と、この分析手段によって分析された反応ガス濃度データを逐次処理する演算手段と、この演算手段の演算結果によって反応生成ガスの組成があらかじめ設定された基準値と大きく異なるときにはその旨出力する出力手段を備えることによって達成される。

【0033】また、第3の目的は、同様の前提の半導体製造装置において、反応槽から排出されるガス濃度を検出する分析手段と、この分析手段によって検出されたガス濃度から反応原料ガスを導入する以前の反応槽の雰囲気のガス濃度を検出する演算手段と、この演算手段から出力されたガス濃度が基準となるガス濃度データと大きく異なる場合、その旨出力する出力手段とを備えることによって達成される。

【0034】また第4の目的は、製品枚葉について一部、もしくは全部の基体における成膜量をモニタできる成膜装置を用いた半導体製造方法において、成膜工程で得られた成膜量を基に、複数の工程のプロセス管理を行うようにすることによって達成される。

【0035】また、第5の目的は、製品枚葉について一部、もしくは全部の基体における成膜量をモニタできる成膜装置を用いた成膜工程と、それに続く露光工程、エッティング工程を経る半導体製造方法において、成膜工程で得られた成膜量を基にエッティング工程の処理時間を決定することによって達成される。

【0036】また、第5の目的は、製品枚葉について一部、もしくは全部の基体における成膜量をモニタできる成膜装置を用いた成膜工程と、それに続く露光工程、及

びエッティング終点検出機能を備えた装置を用いたエッティング工程を経る半導体製造工程において、終点検出機能により決定された実際のエッティング処理時間と、成膜工程で得られた成膜量より算出したエッティング処理時間とが異なる場合、その差に応じてエッティング速度等のエッティングパラメータに対してフィードバック制御をかけることによって達成される。

【0037】また、第5の目的は、製品枚葉の少なくとも一部の基体における成膜量をモニタできる成膜装置を用いた成膜工程と、それに続く露光工程、及びエッティング終点検出機能を備えた装置を用いたエッティング工程を経る半導体製造工程において、終点検出機能により決定された実際のエッティング処理時間と、成膜工程で得られた成膜量より算出したエッティング処理時間とが大きく異なる場合、その旨を出力することによって達成できる。

【0038】また、第5の目的は、製品枚葉の少なくとも一部の基体における成膜量をモニタできる成膜装置を用いた成膜工程と、それに続く露光工程、及びエッティング終点検出機能を備えた装置を用いたエッティング工程を経る半導体製造工程において、成膜工程で得られた成膜量より算出したエッティング処理時間を所定の時間以上過ぎても、エッティング終点が検出されない場合、処理を自動的に終了もしくは、英法などの出力することによって達成できる。

【0039】
【作用】このように反応生成ガス分圧を測定することをもって、真空槽内の反応の推移を知ることができる。さらに、真空槽内の堆積反応がすべて基体上で進行している場合には、この生成ガス濃度の積分値より基体上の堆積量を求めることが可能となる。これらの演算をリアルタイムに行うことにより、堆積量が一定の値になった際、演算手段よりマスフローコントローラへ反応原料ガスの供給を停止させる信号を送ることにより、一定の厚さをもった膜を成膜することが可能となる。また、生成ガス濃度の推移をモニタすることにより、実際の成膜工程における反応の推移を把握でき、反応過程に異常が発生したときこれを検知できる。

【0040】基体の温度を測定し、この測定結果をもとに加熱手段の制御を行うことにより、成膜過程での反応条件を最適なものに保つことが可能となる。

【0041】基体の温度分布を測定しこれをもとに制御を行うことにより、同一基体上で均一な膜を作ることができる。

【0042】反応槽内に堆積した反応生成物の量をモニタし、これを積算していくことによって反応槽の清掃時期をあらかじめ予測することができる。

【0043】また、膜厚がわかっているとエッティング処理時間を決定することができ、エッティング終点検出機能の省略が可能である。また、エッティング終点機能と併せて用い、2つのデータを突き合わせてみることにより、

互いの故障チェックも可能となる。

【0044】

【実施例】以下、図面を参照し、本発明の実施例について詳細に説明する。

【0045】〈実施例1〉図1は第1の実施例にかかる半導体製造装置、すなわち、Siウエハ等の半導体基板に金属膜を形成するCVD装置の概略構成図である。

【0046】同図において、半導体製造装置は2つの真空槽からなり、第1の真空槽は大気から基板としての半導体基板（以下、単に「基板」とも称する）5を真空中に導入するためのロードロック真空槽1であり、第2の真空槽はCVD反応槽2である。この2つの真空槽はゲートバルブ3で区切られており、基板5は大気圧にて真空槽1にセットされた後、真空槽1は真空ポンプ4によって真空に引かれる。基板5はゲートバルブ3を通して反応槽2に導入される。

【0047】反応槽2には基板5を加熱するための加熱装置が設置されている。加熱装置としてはこの実施例ではランプヒーター6を用いた。また、基板5の温度を測定するために石英製の光導波路7を設け、基板5の裏面に近接してその端面を設置し、基板5からの放射赤外光を取り込むようになっている。光導波路7のもう一方の端面は、赤外線検出器8に接続され、基板5からの熱放射光は逐次温度に変換される。さらに、反応槽2内に存在するノイズ光が検出器8に入るのを避けるため、この光導波路7は金属製のジャケット9で覆われている。また、ランプヒーター6からのノイズ成分を低減するために、光導波路7とランプヒーター6の間には、赤外線検出器8にて検出される波長の光をカットする窓材10を設置する。

【0048】検出器8は演算手段11と基板温度表示手段12とに接続されており、検出器8からの出力は、演算手段11によって基板温度に関する情報に逐次変換され、表示手段12に表示される。したがって、光導波路7と第1の演算装置11とが、第1の基板温度測定手段を構成する。

【0049】基板5からの熱放射光は、その基板の材質や表面状態によって変動する。従って、基板5からの放射光の強度を計測することによって、基板温度の温度を検知する場合には、その基板の計測表面に固有の放射率を演算手段11に設定しておく必要がある。この放射率の校正方法には、実際に計測する温度における放射率を測定して校正する同温校正法と、室温における放射率を用いる室温校正法とがあるが、実際の温度にまで基板を昇温させることは新たに校正用の加熱装置を設ける必要があることや、スループットを確保する面で実用化が難しい。ここでは、室温校正法を用いた場合を例にあげるが、同温校正法の適用が可能である場合には同温校正法を用いることができるることは言うまでもない。

【0050】本実施例では、非接触で温度を測定するこ

とが出来る場合について説明しているが、温度センサを接触させることが可能な場合には熱電対などの、より簡便な方法を用いることも可能である。

【0051】ランプヒーター6の出力は、ヒーター出力の最適値を演算する第2の演算装置13によって、ヒーター電源14を制御することで調整することが可能であり、温度の設定値と赤外線検出器8の出力値が一致するよう、ヒーター出力が調節される。また、基板温度設定値、測定値及びヒーター出力値などは、一括して表示手段15に表示する。したがって、第2の演算手段13は加熱制御手段を構成する。

【0052】反応槽2には原料ガスや希釈ガスを導入するポート16、17、18がついており、形成する膜がWである場合を例に取ると、WF6、H2、Arなどがここから導入される。またガスの導入量を制御するためには、各ガス導入ポートにはマスフローコントローラ19、20、21が接続されている。これらの流量値は演算手段13から設定することが出来るようになっている。

【0053】一方、反応槽内のガスの分析には四重極質量分析計を用いたガス分析装置が使用される。このガス分析装置はサンプルガス導入配管22、四重極質量分析管23、電源及び增幅器24、真空排気ポンプ25によって構成されている。

【0054】反応槽内から、四重極質量分析計へガスをサンプリングするためのサンプルガス導入配管22内面には、サンプリングガスの輸送過程での反応や、吸着の影響をできる限り低減するために、クロム酸化物(Cr2O3)処理、ニッケルフッ化物(NiF2)処理といった表面不動態化処理を施す。図2はサンプルガス導入配管22として表面処理を施さない通常のステンレス(SUS)配管を用いた場合の反応生成ガスHFのモニタ値の推移と、不動態化処理を施した配管を用いた場合のHFのモニタ値の推移を比較したものである。WのCVDプロセスでは、基板温度、反応ガス流量が一定である場合には一旦成膜が始まると、反応速度も一定になり図2(A)の点線で示すようにモニタされると予想される。

ところが、基板温度、ガス流量とも一定にして四重極質量分析計によるモニタを行ったとき、配管にSUSを用いた場合には、四重極質量分析計23へのガスの輸送過程において、配管内面への吸着のためにモニタ値に遅れが生じる。この現象により、モニタの精度やリアルタイム性能が低下する。一方で、配管内面に表面不動態処理を施した場合には、四重極質量分析計によってモニタしたHFガス濃度の推移は、前記した予想されるモニタ結果により近いものとなり、サンプルガス導入配管22内での反応や吸着の影響が低減できた。

【0055】図3は、四重極質量分析計にてモニタした反応生成ガスHFの積算値と成膜前後での基板の重量変化、即ち実際の堆積量との相関を示すものである。サン

ブルガス導入配管 2 2 に S U S を用いた場合、この相関精度は、 $3\sigma = \pm 6.3\%$ であったのに対し、N i F₂処理を施したものを使用した場合には、 $3\sigma = \pm 4.3\%$ となつた。また、サンブルガス導入配管 2 2 への H F ガスの吸着の影響をさらに低減するために、配管を 100°C に加熱したところ、前記のモニタ値と実際の堆積量との相関精度は、 $3\sigma = \pm 2.8\%$ まで向上した。図 3 の結果より、反応生成ガスである H F の濃度の積算値をリアルタイムに演算し、所定の値になったところで成膜原料ガスの供給を停止する手段を備えることで、 $3\sigma = \pm 2.8\%$ の精度で所定の膜厚を得ることが可能であることが確認された。

【0056】ガス分析装置は演算手段 2 6 により制御され、また、ガス分析装置からの出力も、この演算手段 2 6 に加えられ、表示手段 2 7 に表示される。第 4 の演算装置 2 8 では、流量が既知かつ安定であるガスの分圧を基準にとり、堆積反応により発生した反応生成ガスの分圧を演算によって算出し、この結果を表示手段 2 9 に表示する。具体的に先にあげた W の C V D を例にとれば、流量が既知である A r ガスもしくは N₂ ガスについて得られる四重極質量分析計のピークを基準とし、反応生成ガスである H F について得られるピークとの比をとることで、H F の分圧を算出し、さらにここから H F の発生量を算出する。また、第 4 の演算手段 2 8 では、成膜反応開始時間の判定や、成膜量の算出などの諸演算も行う。

【0057】また、堆積反応として、S i ウエハ上への W の堆積実験を行った結果について説明する。この反応では W F₆ を原料ガスとして用い、H₂ を還元ガスとして用いる。上記したように、この反応の際には反応副生成物として H F が生成することが知られている。従って本実験例では H F について A r との相対的なピーク値をモニタする。この様子を図 4 に示す。図 4 において横軸は時間、縦軸はガスの相対濃度である。ガス分析装置の出力より求めた A r と H F のイオン強度の比より演算して求めた反応生成ガス H F の相対濃度が 101 である。ただし、便宜上正しいスケールにはなっていない。図 4 には原料ガスを反応槽内に導入したタイミング 102 と原料ガス導入を停止したタイミング 103 を示している。反応生成ガス濃度は原料ガスを導入した直後からわずかながら増加し、35 秒経過した時点 104 で明瞭な増加を示し、さらにあるところで飽和することがわかる。このことは 35 秒経過時点 104 で半導体基板 5 上での堆積反応が始まったことを示す。このように C V D による堆積では堆積開始の時間遅れ 105 が存在し、ある時は 5 秒程度になったり、ある時は 1 分程度になるといったように基板 5 の表面状態によってこの時間の長さが異なることが知られている。この時間遅れ 105 が異なることにより原料ガスの導入開始から導入停止までの時間を一定にしても、実成膜時間 106 は一定とはならず、こ

のため膜厚は異なってくる。したがって、膜厚を一定に保つためには反応をモニタすることが必要である。

【0058】反応生成物の濃度を積分してゆくことで、基板 5 以外で進行した反応も含んだ反応槽 2 内での全反応量を知ることができる。また、この値が目標値に達したかどうかを演算手段 2 8 にて判定し、もし積分量が目標値と一致した場合には、演算手段 1 3 を介してマスフローコントローラ内バルブを閉めることで反応原料ガスを停止し、成膜を終了する機能を備える。従って、この実施例では、第 4 の演算装置 1 3、2 8 が成膜停止制御手段を構成する。

【0059】一方、成膜反応の活性化エネルギーを実験的に求めておき、前述の方法で基板 5 の温度を実測すると、反応が基板 5 上での反応が律速となっている場合には、基板 5 上への成膜速度を算出することができる。H₂ による W F₆ の還元、W を堆積させる反応の場合、反応速度は上記 (3) 式で示される。本反応は 400°C 以上の温度で急速に進行するので、通常はこの温度領域で成膜を行うが、実プロセスでは H₂ ガスを導入したときなど、一時的に温度が 400°C を割り込むこともあり、このため温度測定装置には、最低測定可能温度が 400°C 以下のものを用いなければならない。

【0060】さらに、ガス導入時間から成膜遅れ時間を差し引いた実反応時間をガス分析装置から知ることで、実際に基板 5 上に堆積した膜厚を求める。具体的には反応生成ガスである H F の相対濃度の推移を微分し、その符号の変化をとるなどして堆積反応の開始時点を決定する演算を第 4 の演算手段 2 8 にて行う。また第 4 の演算手段 2 8 へは、基板温度についての情報が逐次、第 1 の演算手段 1 1 から入力されており、成膜速度の変化が算出される。この成膜速度を前述の反応開始時点からガス導入停止に至るまで積分することにより堆積された膜厚を得る。

【0061】上記方法にて、第 4 の演算手段 2 8 にてリアルタイムで反応開始を判定し、さらに第 4 の演算手段 2 8 にて、この時点から成膜速度を時間について積算して行き、基板 5 上の目標成膜量にこの積算量が達したときに、第 4 の演算手段 2 8 より第 2 の演算手段 1 3 を介して原料ガスの導入を停止させる機能を備える。

【0062】反応生成ガスの積算値より求めた反応槽内の全反応量と、基板温度と実成膜時間をもとに計算より求めた基板 5 上への堆積膜の量とを、成膜 1 回毎に差引することにより、基板 5 以外での成膜量即ち反応槽内への成膜量を求めることができる。この値がある一定の値を越えると、異常成膜として第 4 の表示手段 2 9 へ表示もしくは警報手段 3 1 へ出力することによって警告を発する機能を備える。また、これらの情報は記録手段 3 0 に記録することができる。

【0063】また、この値を第 4 の演算手段 2 8 などで積算していくことにより、反応槽 2 内に貯った反応生成

物の累積堆積総量を知ることができ、これを第4の表示手段29に表示することなどで、次の反応槽2の全掃の時期をあらかじめ見当づけることができる。また、この累積堆積量がある値を越えると反応槽2のクリーニングを行うように第4の表示手段29に表示もしくは警報手段31へ出力することで警告を発する機能を備える。したがって、第4の演算装置28が分析手段によって分析された反応ガス濃度データを逐次処理する演算手段、基体以外の成膜量を算出する基体外成膜量算出手段、及び反応室内の異物量を類推する異物量類推手段をそれぞれ構成し、第4の表示装置29及び警報装置31が反応の組成があらかじめ設定された基準値と大きく異なるときにその旨出力する出力する手段を構成する。

【0064】以上の演算のアルゴリズムの例を具体的に図5に示す。

【0065】基板5の放射率を室温校正によって求め、この値を第4の演算装置に入力する（ステップS0）。基板5を反応槽2内に導入し（ステップS1）、モニターを開始すると（ステップS2）、まず反応槽2内の状態を判定する（ステップS3）。この判断のアルゴリズムを図5の（A）に示すが反応槽2内のガス組成を測定し（ステップS3-1）、基準となるデータを記録装置30から読みだし（ステップS3-2）、両者の比較演算を第4の演算装置28にて行う（ステップS3-3）。これが大きく異なる場合には、反応槽2内は異常なしとしてプロセス処理を続行する。異常がある場合には、記録装置30に記録してある様々な異常時の基準データを参照し、考えられる異常の原因を表示装置29に表示する（ステップS3-4、S3-5）。

【0066】上記雰囲気に異常がなかった場合、不活性ガスを導入し（ステップS4）、基板5の加熱を開始して（ステップS5）、目標温度になったことを基板温度計測機構にて確認した後（ステップS6）、反応原料ガスを導入する（ステップS7）。

【0067】反応ガス導入開始後成膜し（ステップS8）、逐次プロセスをモニタして諸演算を行う（ステップS9）。このアルゴリズムを図3（B）に示す。このアルゴリズムでは、まず、反応生成ガス濃度を測定し、堆積反応開始を検出する。堆積反応開始後も反応槽2内の反応原料ガス濃度（ステップS9-1）、反応生成ガス濃度（ステップS9-2）、基板温度を逐次測定し（ステップS9-3）、反応槽内全成膜反応速度（ステップS9-4）、反応槽内堆積量（ステップS9-5）、基板上成膜反応速度（ステップS9-6）、基板上成膜量（ステップS9-7）、基板外成膜反応速度（ステップS9-8）、基板外堆積量（ステップS9-9）を演算し、各々積算していく。この中の基板上成膜反応（堆積）量の積算値が所定の量に達するまでこれらの測定、演算を繰り返す。所定の反応量に達したら（ステップS10）、第4の演算装置28より、第2の演算

装置13を介してマスフローコントローラ19、20、21に反応原料ガス供給停止の指示がでて、反応を停止する（ステップS11）。そして、堆積反応開始から反応終了までの時間を記録装置30にて記録する。同時にこの全成膜時間とあらかじめ設定された成膜基準値を比較し（ステップS12）、この値が基準値から大きく外れる場合には、第4の表示装置29に表示もしくは警報装置31へ出力することで警告を発する機能を備える（ステップS13）。

10 【0068】記録装置30には、上記堆積反応時間に関する情報のみならず、個々の基板に関する堆積の進行状況、原料ガスの流量等の処理の内容等、プロセスモニタ結果や諸演算の結果についても記録される。

【0069】このように構成された第1の実施例によれば、図5（B）における諸測定、諸演算は順番を前後させることができあり、例えば、反応原料ガス濃度測定（ステップS9-2）の前に基板温度測定（ステップS9-3）を行うことも可能である。

20 【0070】またあらかじめ成膜量の推移に対して比較すべき基準量を設定することで、実際の成膜工程がこの基準値から大きく外れた場合、その異常の内容を表示したり、記録を行ったり、警報を発することもできる。

【0071】また、CVD堆積反応中の反応槽2内のガスの組成について比較すべき基準量を設定することで、実際の成膜工程がこの基準値から大きく外れた場合、その異常の内容を表示したり、記録を行ったり、警報を発することもできる。

30 【0072】また、CVD反応槽内のガスの組成について、反応原料ガスもしくは不活性ガス導入以前の組成と比較すべき基準量とを比較して、実際の成膜工程がこの基準値から大きく外れた場合、その異常の内容を表示したり、記録を行ったり、警報を発することもできる。

【0073】また、図1のシステムでは、演算処理装置の処理能力を考慮して第1ないし第4の複数の演算装置11、13、26、28を用いたが、かかる問題が解決される場合には、さらにシステムを簡略化することも可能であり、例えば図6に示すようなシステムを用いることも可能である。なお、この変形例においては、第1、第3及び第4の演算装置11、26、28と表示装置12、27、29を、第2の演算装置13及び表示装置15にまとめてしまった例であり、同等な各部には同一の参照符号を付し、それら各部の説明は省略する。

40 【0074】また、本実施例では、真空槽をロードロック真空槽1とCVD反応槽2の2つから構成される例を示したが、例えばロードロック真空槽1を1つとCVD反応槽2が複数ある場合や、ロードロック真空槽1とCVD反応槽2の他に搬送用の真空室を持つ場合など、真空槽の構成が異なる場合にも本発明は適用可能である。

50 <実施例2> 実施例2は、実施例1と同様なCVD成膜プロセスにおいて、基体全体の温度を均一にするように

した例である。

【0075】図7はSiウェハなどの半導体基板46に金属膜を形成するCVD装置の概略構成図である。この装置は2つの真空槽からなり、第1の真空槽41は大気から半導体基板46を真空中に導入するためのロードロック真空槽であり、第2の真空槽42はCVD反応槽である。この2つの真空槽41、42は、ゲートバルブ43で区切られており、基板は大気圧にて真空槽41にセットされた後、真空槽41は真空ポンプ44によって真空中に引かれ、基板46はゲートバルブ43を通して反応槽42に導入される。また、CVD反応槽42は真空ポンプ45によって真空中に保たれる。

【0076】反応槽42には基板46を加熱するための加熱手段が設置されている。具体的には、加熱手段に複数のランプヒーター47、48、49を用いた。基板46に接して、基板46を均一に加熱する役目を果たすサセプタ53も設置される。

【0077】また、基板の温度を測定するために石英製の光導波路50を設け、基板裏面に近接してその端面を設置し、半導体基板46からの放射赤外光を取り込むようになっている。光導波路50のもう一方の端面は、赤外線検出器51に接続され、基板46の輻射エネルギーは逐次温度に変換される。さらに、反応槽42内に存在するノイズ光が赤外線検出器51に入射することを避けるために、光導波路50は金属製のジャケット52で覆われている。また、ランプヒーター47、48、49からのノイズ成分を低減するために、光導波路50とランプヒーター47、48、49の間には、赤外線検出器51にて検出される波長の光をカットする窓材57を設置する。

【0078】また、本実施例では、より精度良く温度を測定するために赤外線検知器51にシリコン(Si)フォトダイオードを用いた。この素子は、 $1.2\mu\text{m}$ 以下の波長の光のみを検知する特性がある。Siウェハを基板46として用いた場合、Siウェハの放射率が温度と波長によって変化するため放射光からの温度決定が困難となるが、 $1.2\mu\text{m}$ 以下の波長の光についてだけ見ると、放射率が温度に依存しないので、この素子を用いることでSiウェハの正確な温度測定が可能になる。図8に $0.9\mu\text{m}$ を検知光とした場合のSiウェハの放射率の温度依存性を示す。300°Cから500°Cの範囲において、 $0.9\mu\text{m}$ の放射光は温度依存性が殆どない。次に図9にSi赤外線検知器(温度計)51を用いた場合とHg-Cd-Te放射温度計を用いた場合の温度の測定値と真の値とを測定し比較した結果を示す。このHg-Cd-Te放射温度計は $10\mu\text{m}$ の波長を検知する赤外線検知器を用いたものである。図9(b)に示すように、本実施例のHg-Cd-Te放射温度計では、放射率の温度依存性の影響を受け、表示が真の値からはずれてしまうのに対し、図9(a)に示すようにSi赤外線検知器を用い

た場合には、広範囲にわたり正確な測定が可能であることがわかった。

【0079】次に種々の膜を堆積したウェハ温度を計測した結果を図10に示す。検知波長 $0.9\mu\text{m}$ の本実施例のSi赤外線検知器(温度計)51を用い、放射率を0.63として設定した場合、ウェハ種によらず300°Cから500°Cの範囲において±5°Cの誤差範囲内での温度測定が可能であることが確認された。

【0080】検出器51からの出力は、第1の演算装置10 58によって基板温度に関する情報に逐次変換され、第1の表示装置58に表示される。

【0081】サセプタ53の裏面には複数の熱電対54、55、56が取り付けられており、その出力は第2の演算装置60にA/Dコンバータ等を通して入力される。基板46の温度分布は、それに接するサセプタ53の分布を反映したものであるので、本実施例のように複数の熱電対54、55、56をサセプタ53の複数の点に取り付け、各々の点の温度を検出することで基板46の温度分布を間接的に求めることができる。熱電対520 4、55、56の代わりに上記赤外線検出器(温度計)を用いることも可能であり、直接基板46の温度を測定するのでより精度の高い測定が可能であるが、この場合、複数の光導波路を反応槽42に導入する必要があり、装置の構造が複雑になるため実用的ではない。したがって、この実施例では、光導波路50、赤外線検出器51及び第1の演算手段58が第1の基板温度測定手段を構成し、熱電対54、55、56及び第2の演算装置60が第2の基板温度測定装置を構成している。

【0082】ランプヒーター47、48、49の出力30 は、ヒーター出力の最適値を演算する演算装置60によって、それぞれのヒーター電源62、63、64を制御することで調整することが可能であり、温度の設定値と赤外線検出器51の出力値が一致するように、また、熱電対54、55、56の出力が等しくなるように、各々のヒーターの出力及び出力のバランスが調節されるようになっている。また、基板温度設定値、赤外線検知器51と熱電対54、55、56からの測定値及び各々のヒーター47、48、49の出力値などは、一括して第2の表示装置61に表示することができる。

【0083】反応槽42には原料ガスや希釈ガスを導入するポート65、66、67がついており、形成する膜がWである場合を例に取ると、WF6、H2、Arなどがここから導入される。またガスの導入量を制御するため、各ガス導入ポート65、66、67にはマスフローコントローラ68、69、70が接続されている。

【0084】本実施例の方法でCVD堆積処理した基板46の膜厚分布と、加熱ヒーターのバランスコントロールなしでCVD堆積処理をした基板46の膜厚分布を比較するため、実施例1と同様にWの各々の方法での堆積を行った。後者の方法では、基板46の温度がサセプタ

53に1つだけ取り付けた熱電対の出力と一致し、しかも基板46の温度が均一になつてると仮定して、熱電対の出力が常に目標温度になるように複数のランプヒータの出力を同出力にしながら制御を行つた。この結果、従来の方法では、同一基板46内の膜厚ばらつきが平均で約15%であったのに対して、本実施例の方法で成膜を行つたものは平均で約5%のばらつきと大幅に均一性が改善された。また、1枚の基板46に堆積された膜の平均の厚さも、従来法で堆積した膜は基板温度より算出されるものより10%程度薄くなつたが、本発明の方法を用いると7%程度薄くなつたにとどまつた。

【0085】本実施例では、赤外線検知器51と熱電対54、55、56の組合せで温度を測定したが、その他の組合せでも同様な効果が挙げられるのは言うまでもない。また、温度測定装置および、加熱装置は複数であればいくつでも本実施例を適用でき、また加熱装置が1つしかないときでも、なんらかの方法で基板の温度分布を調整できる装置があれば本発明を適用できる。

【0086】CVD工程以外でも、例えば基板の温度によって膜質が大きく変わるA1のスパッタリング工程などでも、本発明は大きな効果を挙げることができる。

【0087】〈実施例3〉ここでは、図1に示した成膜装置で基板上への成膜量をモニタしながらWを成膜し、この成膜量をもとに、この膜のSF₆（六フッ化硫黄）によるドライエッティング処理時間を決定する例を示す。

【0088】図11にこのシステムの概略図を示す。この図では、図1に示したシステムを簡略化し、成膜装置71とモニタシステム72として示した。これらの機能は実施例1で既に述べたものと同様である。システムはこの他に成膜モニタ結果からエッティング処理時間を算出する演算装置73と、処理条件とエッティング速度の相関についてのデータが格納される記憶装置74と、演算装置73からの制御信号を受けエッティング処理を制御するエッティングコントローラ75と、エッティング装置76とから構成される。

【0089】図12にこのシステムを用いた処理のフローシートである。なお、説明文中の番号は図11に示したもの用いた。まず、基板77aにエッティング処理を行う膜を成膜装置71にて成膜し（ステップS21）、成膜量をモニタシステム72で抽出する（ステップS22）。成膜処理を行う際、予め基板毎に決めておいた基板番号をモニタシステムに入力しておく。成膜量及び基板番号に関する情報は演算装置73に送られ、予め調べておいて記憶装置74にインプットしておいたエッティング出力、エッティングガス圧力、ガス流量等のエッティングパラメータとエッティング速度の相関を参照することにより、エッティング処理を行おうとしている条件のもとでの処理時間を算出する（ステップS23）。この処理時間に関する演算結果は、基板番号とともに記憶装置74に記憶される。

【0090】一方、成膜を終えた基板77bはレジスト塗布、露光工程を経てエッティング工程に送られる。

【0091】該基板をエッティング処理装置76に入れる際には、基板番号をエッティング制御装置75に入力する。この情報は演算装置73に送られ、記憶装置74に記憶されていた該当番号の基板のエッティング処理時間が演算装置73に読み込まれる。基板がエッティング処理槽内にセットされ、SF₆圧等処理槽内の雰囲気が所定の値に達すると、演算装置73からエッティング開始の信号がエッティングコントローラ75に送られ、エッティング処理が開始される（ステップS24）。さらに、上記方法によって算出されたエッティング処理時間に達すると演算装置73より、エッティング停止信号がエッティングコントローラ75に送られ（ステップS25、S26）、エッティング処理が停止される（ステップS27）。

【0092】本実施例では、WのCVD成膜プロセスでの成膜モニタの結果を用いてエッティング処理時間の決定を行つたが、同様な手法は製品枚葉にて成膜量をモニタできる成膜装置を用いれば、エピタキシャル単結晶Si、Si₃N₄等を始めとする各種CVDプロセスやAl、ポリシリコン等のスパッタプロセス等でも適用できる。

【0093】〈実施例4〉本実施例では、上記実施例3で示した方法で求められたエッティング処理予測所要時間と、エッティング装置に付属しているエッティング終点検出機能を用いて決定された実エッティング処理時間に差があるとき、この結果をエッティングパラメータにフィードバックさせる方法を、WのSF₆によるエッティング工程で検討したものである。

【0094】図13にこのシステムの概略構成図を示す。この図では図1に示したシステムを簡略化し、成膜装置81とモニタシステム82として示した。これらの機能は実施例1既に述べたものと同様である。システムは、この他に成膜モニタ結果からエッティング時間を算出する演算装置83と、処理条件とエッティング速度の相関についてのデータが格納されている記憶装置84と、処理が異常と認識された場合にブザーなどの警報を発する警報装置85と、処理の状態を表示する表示装置86と、演算装置83からの制御信号を受けエッティング処理を制御するエッティング制御装置87と、エッティング終点検出機構88と、エッティング処理装置89とから構成される。

【0095】図14はこのシステムにおける処理手順を示すフローチャートである。なお、説明文中の番号は図13に示したもの用いた。まず、基板90aにエッティング処理を行うW膜を成膜装置81にて成膜し（ステップS31）、成膜量をモニタシステム82で抽出する（ステップS32）。成膜処理を行う際、予め基板毎に決めておいた基板番号をモニタシステムに入力しておく。成膜量及び基板番号に関する情報は演算装置83に

送られ、予め調べておいて記憶装置84にインプットしておいたエッティング出力、エッティングガス圧力、ガス流量等のエッティングパラメータとエッティング速度の相関を参照することにより、エッティング処理を行おうとしている条件のもとでの処理時間を予測する（ステップS33）。この処理時間に関する予測結果は、基板番号と共に記憶装置84に記憶される。

【0096】一方、成膜を終えた基板90bはレジスト塗布（ステップS34）、露光工程（ステップS35）を経てエッティング工程に送られる。

【0097】該基板をエッティング処理装置89に入れる際には、基板番号をエッティング制御装置87に入力する。この情報は演算装置83に送られ、記憶装置84に記憶されていた該当番号の基板のエッティング処理時間が演算装置83に読み込まれる。基板がエッティング処理槽内にセットされ、SF₆圧等処理槽内の雰囲気が所定の値に達すると、演算装置83からエッティング開始の信号がエッティング制御装置87に送られ、エッティング処理が開始される（ステップS36）。エッティング終点検出機構88にてエッティング処理の終点が検出されると（ステップS37、S38）、エッティング制御装置87にエッティング処理終了の信号が送られ、エッティング処理が終了されると同時に、演算装置83にも同様な信号が送られ、実エッティング処理時間が算出される（ステップS39）。この値と上記膜厚から求めたエッティング処理時間を演算装置83にて比較し（ステップS40）、この差が所定の値より大きくなる場合には、記憶装置84に記憶しておいたエッティングパラメータ補正関数をもとに、その差に応じてエッティング出力、エッティングガス圧力等エッティングパラメータに補正を加え、エッティング条件を調整する（ステップS41、S42）。また、差が所定の値より大きい場合、その旨を表示装置86に表示、もしくは警報装置85に出力、記憶装置84に記録する。

【0098】一方、前記の差が所定の値の範囲内に収まっているれば、次基体のエッティング処理を行う（ステップS43）。

【0099】本実施例では、エッティングパラメータに対してフィードバック制御をかけることとしているが、ガス流量など自動制御を実行することが危険である場合など、自動制御が好ましくないと判断される場合には、エッティング条件を調整することなく、表示装置86に表示、もしくは警報装置85に出力、記憶装置84に記録することのみを行うことも可能である。

【0100】また、エッティングプロセスの異常をより早く検知するために、演算装置83にてエッティング処理が始まってからの時間を常にカウントし、これを成膜量のモニタ結果から予測されるエッティング処理時間と比較を行うことにより、もし所定の時間経過してもエッティングの終点が検出されない場合には、自動的にエッティング制御装置87に処理終了を送り、警報装置85等に出力す

ることも可能である。

【0101】本実施例では、エッティング処理の時間についてのみを管理し、これをもとにエッティングパラメータの補正を行う例を示したが、例えば、エッティング終点検出機構として一般に用いられている発光スペクトル分析において、モニタする物質の発光強度のプロファイルを所定の処理のプロファイルと比較管理し、これをもとにパラメータ補正を行うこともできる。この場合には、プロファイルの比較演算をリアルタイムで行うことで、その差に応じたエッティング出力などのパラメータの変更がエッティング処理中に随時可能となり、より所定の条件に近い状態での処理を行うことができる。

【0102】また、本実施例を適用することにより、前記成膜量モニタもしくは、エッティング終点モニタいずれかが故障などによって異常な数値を出力するようになった場合でも、相互の結果を常に照らし合わせることになるので、モニタ自体の状態のチェックも同時にを行うことができ、モニタの信頼性も向上させることができる。

【0103】

20 【発明の効果】これまでの説明で明らかなように、本発明によれば、LSI製造工程のCVDプロセスの不良を低減するだけでなく、エッティング工程など他のプロセスにおける不良の低減にも寄与することができる。また、反応槽内への反応生成物の堆積量を知ることが可能になり、この反応生成物に起因する異物の突発的な発生による歩留りの低下を未然に防ぐことができるため、結果的に歩留り向上に寄与する。また、従来のような突発的な異物の発生を防ぐことにより、生産計画の実行のための障害を取り除くこともできる。また、成膜の推移をモニタできることで、真空槽の異常を早期に発見でき装置稼働率の向上に寄与する。モニタの自動化が容易なこと、品質検査工程の簡易化を図ることにより、省人化に寄与することができる。また、このことはLSIの高信頼性化、及び製造工程の合理化、生産性の向上に多大に貢献寄与する。

【0104】さらに具体的には、反応槽から排出されるCVD反応の生成ガス濃度を検出する分析手段と、この分析手段によって分析された反応ガス濃度データを逐次処理し、反応生成ガス濃度の積分値より全反応量を算出して、反応槽内で現在堆積中の反応生成物の量を検出する演算手段と、この演算手段の演算結果によって反応生成物があらかじめ設定した目標堆積量に達したときに成膜を停止させる成膜停止制御手段とを備えた請求項1記載の発明によれば、演算手段が反応槽内における堆積中の反応生成物の量をリアルタイムに検出でき、これによってLSI製造工程のCVDプロセスの不良を低減するだけではなく、エッティング工程など他のプロセスにおける不良の発生を低減することができる。また、反応槽内への反応生成物の堆積量を知ることが可能となり、反応槽の清掃を行うタイミングを的確に把握できる。また、

反応生成物に起因する異物の突発的な発生による歩留りの低下を未然に防ぐことができるので、結果的に歩留りを向上することができる。

【0105】反応槽から排出されるCVD反応の生成ガス濃度を検出する分析手段装置と、この分析手段によって分析された反応生成ガス濃度データを逐次処理する演算手段と、この演算手段の演算結果によって反応生成ガスの組成があらかじめ設定された基準値と大きく異なるときにはその旨出力する出力手段とを備えた請求項2記載の発明によれば、反応槽から排出される反応生成ガスの濃度データを検出して反応槽内の異常を検出できるので、LSI製造工程のCVDプロセスの不良を低減するだけでなく、エッティング工程など他のプロセスにおける不良の発生を低減することができる。また、早期に異常に対応することが可能となり、もって歩留りの低下を未然に防ぐことができ、また、稼働率の向上を図ることができる。

【0106】基体の温度を測定するための測定可能下限温度が400°C以下の基体温度測定手段をさらに備えた請求項3記載の発明によれば、請求項1または2記載の発明の効果に加えて基板温度を確実に測定することができ、基体温度に基づいた処理及び制御が可能になる。

【0107】基体を加熱する基体加熱手段と、前記基体温度測定手段からの検出出力に応じて前記基体加熱手段の加熱制御を行う加熱制御手段とをさらに備えた請求項4記載の発明によれば、請求項3記載の発明の効果に加えて基板温度に基づいて成膜速度を制御することができ、さらには、実成膜時間との関係で基板上の堆積膜の量の算出基準となる。

【0108】基体温度を直接測定する非接触式の第1の基体温度測定手段と、基体に接する複数の部位に配され、基体温度を間接的に測定する第2の基体温度測定手段とを備え、間接的に基体上の複数の点の温度を測定することによって、基体の温度と基体上の温度分布を同時に検出する請求項5記載の発明によれば、請求項1、2及び3の効果に加えて基体上の温度検出をさらに精度よく行え、さらにはこの結果を踏まえて、反射率分布、抵抗率分布などの測定によることなく、ウエハ上へ成膜される膜の膜厚分布に関しての知見を得ることが可能になる。

【0109】基体を加熱する基体加熱手段と、前記第1および第2の基体温度測定手段によって測定された温度分布の測定結果に応じて前記基体加熱手段の加熱制御を行う加熱制御手段とをさらに備えた請求項6記載の発明によれば、請求項5記載の発明の効果に加えて、基体温度制御がさらに精度よく行え、これによって基板温度に基づいて成膜速度をさらに精度よく制御することができ、実成膜時間との関係で基板上の堆積膜の量の基準精度を高めることができる。

【0110】基体加熱手段が隔離された雰囲気内に設置

された基体を光透過窓を通して照射するランプ光から、前記基体温度測定手段が基体からの熱放射光によって温度を検知する光検知素子からそれなり、前記ランプ光から照射され前記雰囲気内に導入される光は、光検知素子で検知する光の波長を含まないように構成された請求項7記載の発明によれば、請求項4または6記載の発明の効果に加えて、ノイズの影響を最小限に抑えた温度検出が可能になる。

【0111】基体温度測定手段から出力される基体温度と基体上の所定の成膜面積より、基体上での成膜量をリアルタイムで演算する演算手段をさらに備えた請求項8記載の発明によれば、成膜量がリアルタイムで検出できるので、LSI製造工程のCVDプロセスにおける不良発生を低減するだけでなく、エッティング工程など他のプロセスにおける不良の発生を低減することができる。また、成膜の推移をモニタでき、真空槽の異常を早期に発見できるとともに装置稼働率の向上に寄与し、モニタの自動化が容易なこと、品質検査工程の簡易化が図れることにより、省人化、半導体生産の総所要時間の短縮にも寄与することができる。

【0112】演算手段によって求められた基体上での成膜量と、前記反応ガス積算量より求めた成膜量とを比較することにより、基体以外での成膜量を算出する基体外成膜量算出手段をさらに備えた請求項9記載の発明によれば、請求項8記載の発明の効果に加えて、反応槽内への反応生成物の堆積量を知ることが可能となり、清掃のタイミングを的確に把握できるとともに、反応生成物に起因する異物の突発的な発生による歩留りの低下を未然に防ぐため、結果的に歩留りの向上を図ることができる。

【0113】基体外成膜量算出手段によって算出された成膜量を積算し、反応室内に堆積した反応生成物の総量を算出し、この算出した総量から反応室内の異物堆積量を類推する異物量類推手段をさらに備えた請求項10記載の発明によれば、突発的な異物の発生を類推することができるので、この異物の発生を防ぐことが可能となり、生産計画の実行のための障害を取り除くことができる。

【0114】あらかじめ基体に対して成膜される成膜量の推移に対して比較すべき基準量を設定し、成膜工程で成膜量が前記基準量から大きく外れたときには、その旨出力する出力手段をさらに備えた請求項11記載の発明によれば請求項1記載の発明の効果に加えて、歩留りの向上と装置稼働率の向上を図ることができる。

【0115】真空槽と反応槽とを有し、真空槽内に収納した基体を真空下で反応槽に移動し、反応槽内に反応ガスを供給して基体表面に薄膜を形成する半導体製造装置において、反応槽から排出されるガス濃度を検出する分析手段と、この分析手段によって検出されたガス濃度から反応原料ガスを導入する以前の反応槽の雰囲気のガス

濃度を検出する演算手段と、この演算手段から出力されたガス濃度が基準となるガス濃度データと大きく異なる場合、その旨出力する出力手段とを備えた請求項12記載の発明によれば、濃度データから真空槽内の異常を早期に発見できるので、反応室内の雰囲気の状態を把握でき、これによって膜質を一定に保持でき、歩留りの向上を図ることができる。

【0116】出力手段を表示手段、警報手段、及び記録手段の少なくとも1つから構成した請求項13記載の発明によれば、装置などの異常が、作業者から容易に認識できる。

【0117】分析手段が質量分析計からなる請求項14記載の発明によれば、精度よくガス濃度の分析を行うことができる。

【0118】反応槽内から質量分析計までガスをサンプリングするための配管内面に表面処理を施す請求項15記載の発明によれば、請求項14記載の発明の効果に加えて、さらに精度の高いガス濃度の分析を行うことができ、さらには、膜厚制御の精度を向上することができる。

【0119】成膜工程で得られた成膜量を基に、複数の工程のプロセス管理を行う請求項16記載の発明によれば、他の半導体製造工程のモニタの省略や管理を可能にし、ひいては複数の半導体プロセスの管理を可能にすることができる。

【0120】成膜工程で得られた成膜量をもとにエッチング工程の処理時間を決定する請求項17記載の発明によれば、成膜の推移をモニタして、エッチング処理時間を決定できるので、エッチング工程における不良の発生を最小限に抑えることが可能となる。

【0121】終点検出機能により決定された実際のエッチング処理時間と、成膜工程で得られた成膜量より算出したエッチング処理時間とが異なる場合、その差に応じてエッチング速度等のエッチングパラメータに対してフィードバック制御をかける請求項18記載の発明によれば、エッチング工程における不良の発生を最小限に抑えることが可能となる。

【0122】終点検出機能により決定された実際のエッチング処理時間と、成膜工程で得られた成膜量より算出したエッチング処理時間とが大きく異なる場合、その旨を出力する請求項19記載の発明によれば、エッチングの異常を知ることができるので、エッチング工程における不良の発生を最小限に抑えることが可能になると共に、歩留りの向上を図ることができる。さらには、成膜量モニタとエッチング終点検出モニタのデータを常に突き合わせることになるので、モニタ相互の状態監視が可能となり、モニタの信頼性向上に寄与することができる。

【0123】成膜工程で得られた成膜量より算出したエッチング処理時間を所定の時間以上過ぎても、エッキン

グ終点が検出されない場合、処理を自動的に終了させる請求項20記載の発明によれば、エッチング異常と判定してそれ以上の処理を行わないので、エッチング工程における不良の発生を最小限に抑えることができると共に、歩留りの向上を図ることができる。さらには、成膜量モニタとエッティング終点検出モニタのデータを常に突き合わせることになるので、モニタ相互の状態監視が可能となり、モニタの信頼性向上に寄与することができる。

10 【0124】製品枚葉の少なくとも一部の基体における成膜量をモニタできる成膜装置を用いた成膜工程と、それに続く露光工程、及びエッティング終点検出機能を備えた装置を用いたエッティング工程を経る半導体製造工程において、成膜工程で得られた成膜量より算出したエッティング処理時間を所定の時間以上過ぎても、エッティング終点が検出されない場合、その旨出力する出力手段と備えた請求項21記載の発明によれば、エッティング工程における不良の発生を最小限に抑えることができると共に、歩留りの向上を図ることができる。さらには、成膜量モニタとエッティング終点検出モニタのデータを常に突き合わせることになるので、モニタ相互の状態監視が可能となり、モニタの信頼性向上に寄与することができる。

20 【0125】出力手段を表示手段、警報手段、及び記録手段の少なくとも1つから構成した請求項22記載の発明によれば、装置などの異常が、作業者から容易に認識できる。

【図面の簡単な説明】

【図1】本発明の第1実施例に係る半導体製造装置の概略構成図である。

30 【図2】HFガスの相対濃度の変化を示す実測図である。

【図3】HFガスの相対濃度の積算値と実堆積膜量の相関を示す実測図である。

【図4】HFガスの相対濃度の変化を示す実測図である。

【図5】第1の実施例における処理手順を示すフローチャートである。

【図6】第1の実施例の変形例に係る半導体製造装置の概略構成図である。

40 【図7】第2の実施例に係る半導体製造装置の概略構成図である。

【図8】第2の実施例に係るSi放射温度計(0.9μm)の放射率の温度依存性を示す線図である。

【図9】(a)は本発明の第2実施例におけるSi放射温度計(0.9μm)を用いた種々のウエハ温度の計測値と真の値とを示す線図であり、(b)は従来のHg-Cd-Te放射温度計(10μm)を用いた種々のウエハ温度の計測値と真の値とを示す線図である。

【図10】本発明の第2実施例によるSi放射温度計(0.9μm)を用いた種々のウエハ温度計測値を示す線

図である。

【図11】第3の実施例に係る半導体製造装置のシステム構成図である。

【図12】第3の実施例におけるエッティング処理時間の決定処理手順を示すフローチャートである。

【図13】第4の実施例に係る半導体製造装置のシステム構成図である。

【図14】第4の実施例におけるエッティングパラメータの補正手順を示すフローチャートである。

【符号の説明】

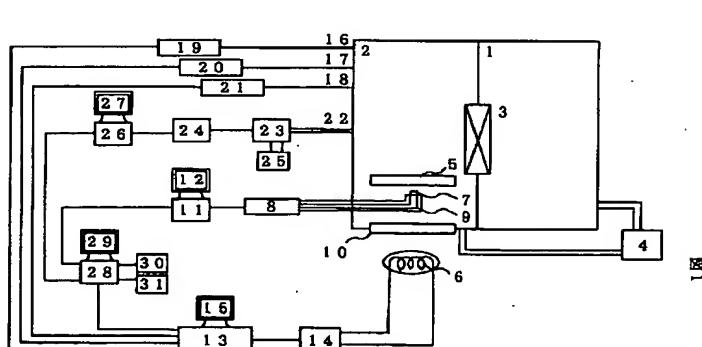
- 1、4 1 ロードロック真空槽
- 2、4 2 CVD反応槽
- 3、4 3 ゲートバルブ
- 4、4 4、4 5 真空ポンプ
- 5、4 6 半導体基板
- 6、4 7、4 8、4 9 ランプヒーター
- 7、5 0 光導波路
- 8、5 1 赤外線検知器
- 9、5 2 ジャケット
- 10、5 7 窓材
- 11、1 3、2 6、2 8、6 0、7 3、8 3 演算装置
- 12、1 5、2 7、2 9、5 9、6 1、8 6 表示装置
- 14 ヒーター電源
- 16、1 7、1 8、6 5、6 6、6 7 ガス導入ポート
- 19、2 0、2 1、6 8、6 9、7 0 マスフローコン

トローラ

- 2 2 サンプルガス導入配管
- 2 3 四重極質量分析計
- 2 4 電源及び増幅器
- 2 5 排気ポンプ
- 3 0 記録装置
- 3 1、3 5 警報装置
- 5 3 サセプタ
- 5 4、5 5、5 6 熱電対
- 10 6 2、6 3、6 4 ヒーター電源
- 7 1、8 1 半導体成膜装置
- 7 2、8 2 成膜モニタシステム
- 7 4、8 4 記憶装置
- 7 5、8 7、8 9 エッティング制御装置
- 7 6 エッティング処理装置
- 7 7 a、7 7 b、7 7 c、7 7 d、9 0 a、9 0 b、9 0 c、9 0 d 基体
- 8 8 エッティング終点検出機構
- 10 1 HFの相対濃度
- 20 10 2 原料ガス導入開始
- 10 3 原料ガス導入停止
- 10 4 反応開始
- 10 5 反応時間遅れ
- 10 6 実成膜時間

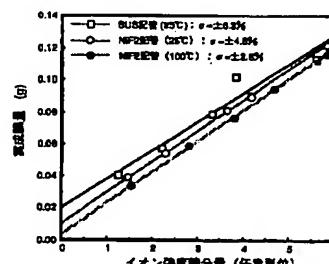
【図1】

【図3】



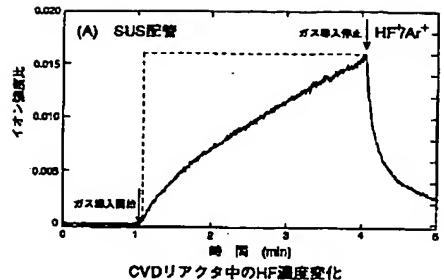
- 1…ロードロック真空槽 2…CVD反応槽 3…ゲートバルブ 4…真空ポンプ
- 5…半導体基板 6…ランプヒーター 7…光導波路 8…赤外線検出器
- 9…ジャケット 10…窓材 11…演算装置 12…表示装置
- 13…質量分析計 14…ヒーター電源 15…表示装置 16、17、18…ガス導入ポート
- 19、20、21…マスフローローラ 22…サンプルガス導入配管 19…記録装置
- 23…四重極質量分析計 24…電源及び増幅器 25…排気ポンプ 26…検査装置
- 27…警報装置 28…演算装置 29…表示装置 30…記録装置
- 31…記憶装置

図 3



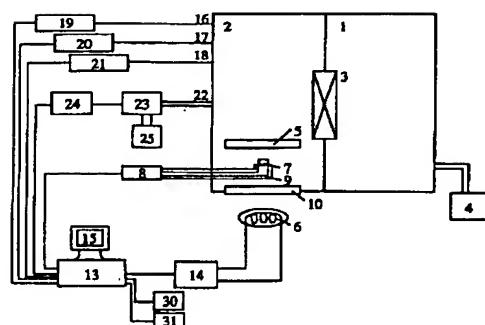
【図2】

図2



【図6】

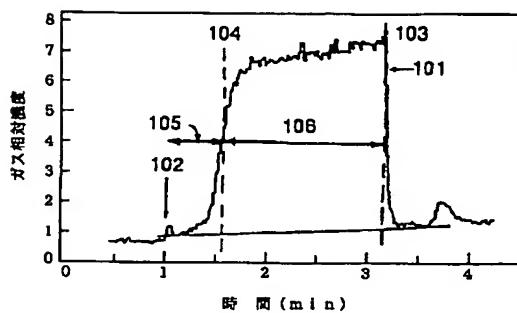
図6



1.ロードロッカ真空槽 2.CVD反应室 3.ゲートバルブ 4.真空ポンプ
5.半導体基板 6.ランプヒーター 7.光束計 8.余分基板
9.ジカット 10.取扱工具 11.サンプルガス導入ポート 12.電源及び電気回路
13.操作パネル 14.空気ポンプ 15.ガスボンベ 16.17.18.19.20.21.22.23.24.25.26.27.28.29.30.31.各部品名

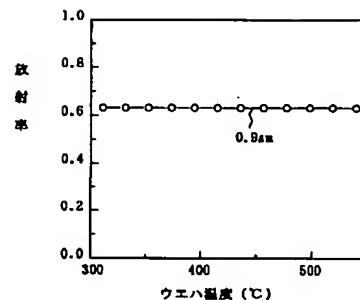
【図4】

図4



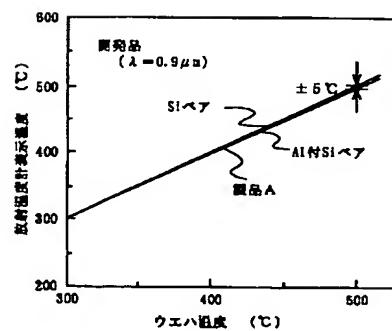
【図8】

図8



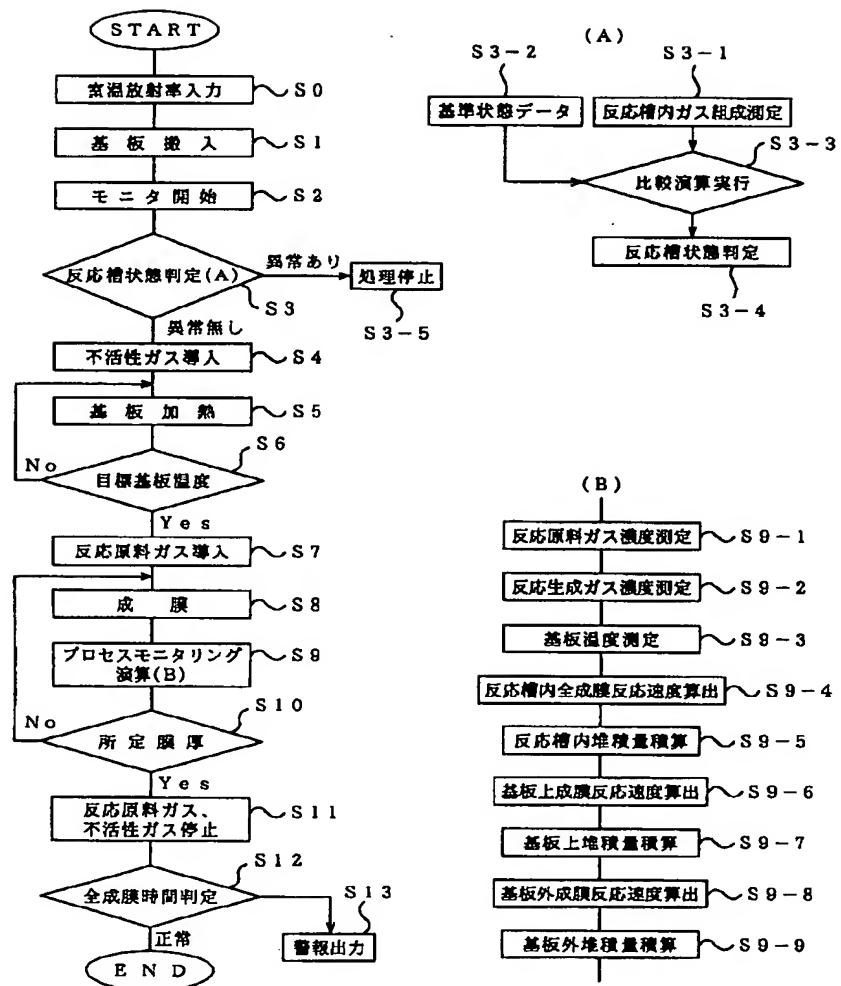
【図10】

図10

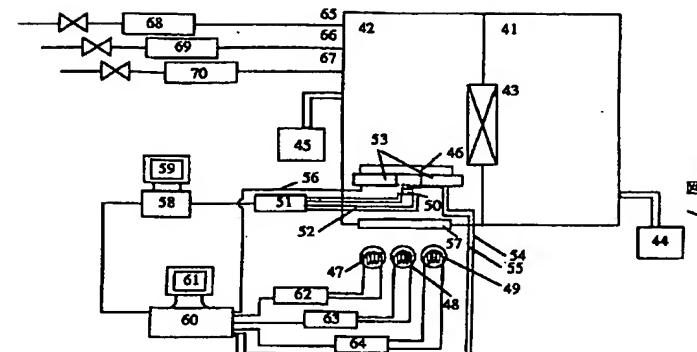


【図5】

図5

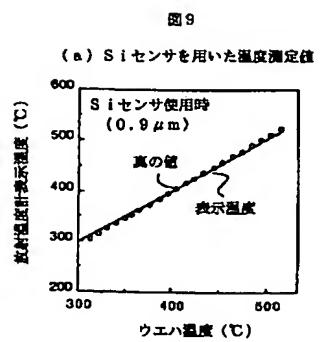


【図7】

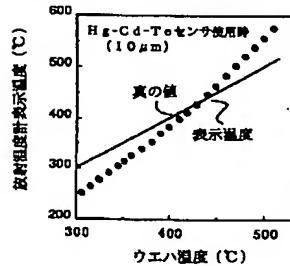


41...ロー・ドロック真空栓 42...CVD反応室 43...ゲートバルブ 44、45...真空ポンプ 46...半導体基板
47...ガス導入ポート 48...外観検出器 50...シャッカット
51...電極 52...電極基板 53...電極 54...ヒーター
55...ガス導入ポート 56...電極 57...ヒーター電極
60...ガス導入ポート 61...マスプローラコントローラ
62...ガス導入ポート 63...ガス導入ポート 64...ガス導入ポート

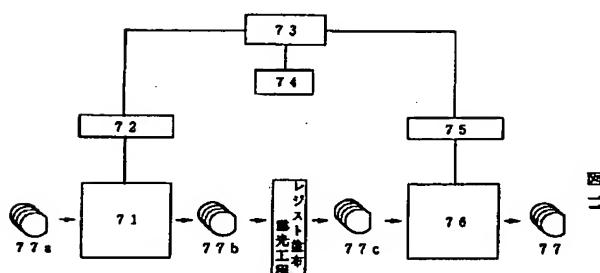
【図9】



(b) Hg-Cd-Teセンサを用いた温度測定値

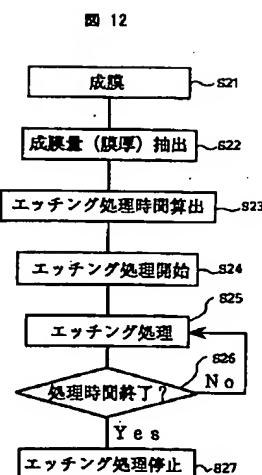


【図11】



71: 成膜装置
72: 成膜モニタシステム
73: 記憶手段
74: 記憶手段
75: エッチング処理装置
76: エッチング装置
77a, b, c, d: 基板

【図12】

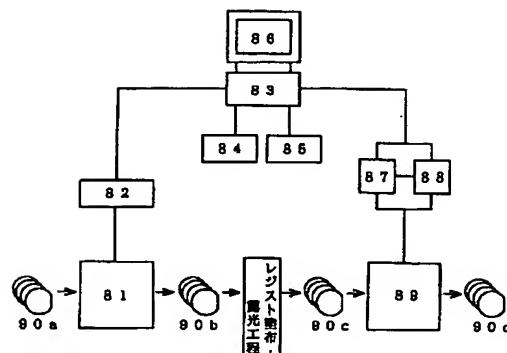


Yes

エッチング処理停止 ~S27

【図13】

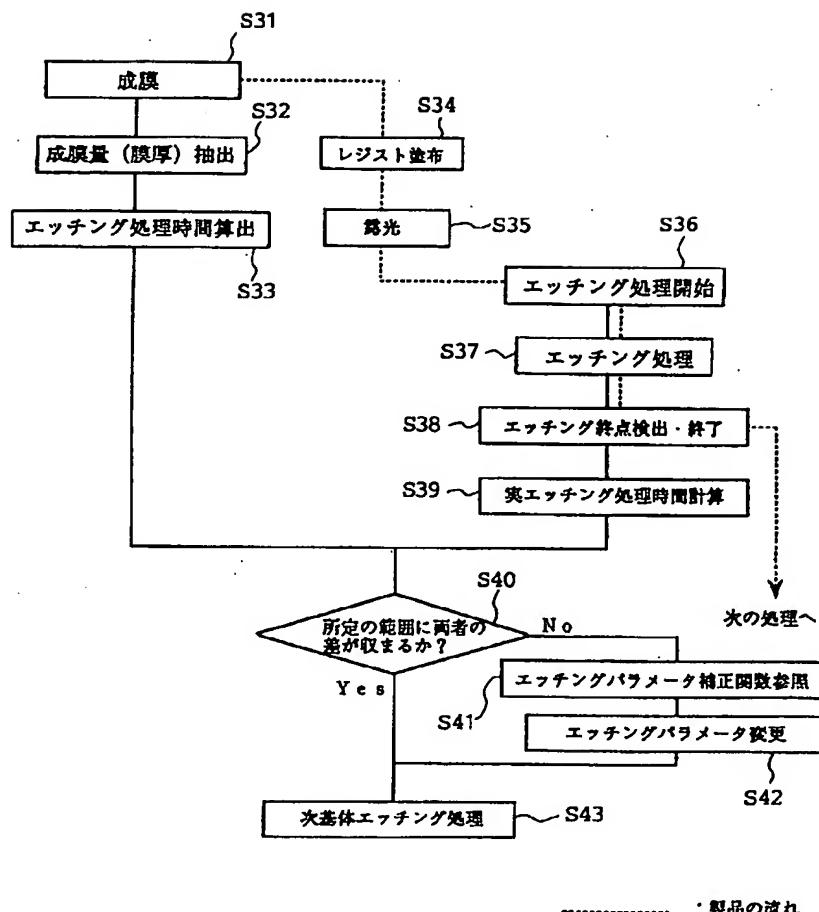
西 13



8.1...半導体成膜装置	8.2...成膜モニタシステム
8.3...液状装置	8.4...記憶装置
8.5...書報装置	8.6...表示装置
8.7...エッチングコントローラ	8.8...エッチング露点校出装置
8.9...エッチング処理装置	9.0...a, b, c, d...基体

【図14】

図 14



フロントページの続き

(72)発明者 小林 秀

神奈川県横浜市戸塚区吉田町292番地株式
会社日立製作所生産技術研究所内